# 日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2003年 6月30日

出願番号

特願2003-188290

Application Number: [ST. 10/C]:

[JP2003-188290]

出 願 人

松下電器産業株式会社

Applicant(s):

2003年 9月24日

特許庁長官 Commissioner, Japan Patent Office





【書類名】

特許願

【整理番号】

2018350041

【あて先】

特許庁長官殿

【国際特許分類】

H01L 21/00

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

西川 和宏

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

塚原 法人

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

大谷 博之

【特許出願人】

【識別番号】

000005821

【氏名又は名称】

松下電器産業株式会社

【代理人】

【識別番号】

100098291

【弁理士】

【氏名又は名称】 小笠原 史朗

【先の出願に基づく優先権主張】

【出願番号】

特願2002-197033

【出願日】

平成14年 7月 5日

【手数料の表示】

【予納台帳番号】

035367

【納付金額】

21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9405386

【プルーフの要否】 要

## 【書類名】 明細書

【発明の名称】 多層回路基板の形成方法および多層回路基板

#### 【特許請求の範囲】

【請求項1】 絶縁材を互いに概ね平行な第1の平面と第2の平面を有する 平板形に形成した絶縁基材の当該第1平面上に、導体を所定のパターンで形成し て第1の回路を形成する第1の回路形成工程と、

前記第1の平面と前記第1の回路とが所定の平面度を有すると共に、当該第1の平面が前記第2の平面に対して所定の平行度を有するように、当該第1回路を前記第1の絶縁基材中に埋設させる第1の回路埋設工程と、

前記埋設された第1の回路の表面の一部に、バイアホールを形成する為の下穴 を形成するためマスクを形成するマスキング工程と、

前記マスクが形成された第1の平面に、当該マスクを避けて、前記絶縁材を層 状に塗布して絶縁材層を形成する絶縁層形成工程と、

前記絶縁材層の表面が前記平面度を有すると共に前記第2の平面に対して前記 平行度を有するように、当該絶縁材層の表面を平坦化する絶縁材層平坦化工程と

前記絶縁材層が平坦化された第1の回路から前記マスクを除去して、前記下穴 を形成する下穴形成工程とを有する多層回路基板の形成方法。

【請求項2】 前記平面度をSとして、前記平行度をPとすると、

 $S < 5 \mu m$   $\lambda LU$ 

 $P < 5 \mu m$ 

で表されることを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項3】 前記第1の埋設工程は、

前記絶縁基材と前記第1の回路を所定の温度Tに加熱保持する加熱保持工程と、

前記加熱保持された絶縁基材と前記第1の回路とを、前記平面度および平行度で前記第2の平面に対して所定の圧力Fで加圧する加圧工程とを備え、

 $100\% \leq T \leq 200\%$ 

 $2 \times 10^6$  Pa $\leq$ F $\leq$ 5 $\times 10^6$  Pa、および

 $300 \times 10^6$  Pa  $\leq$  T  $\times$  F  $\leq$  600  $\times$  106 Pa で表されることを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項4】 前記下穴に導体を充填して、バイアホールを生成するバイアホール生成工程と、

前記平坦化された絶縁材層の表面に前記導体を所定のパターンで塗布して第2 の回路を形成する第2の回路形成工程と、

前記平坦化された絶縁材層の表面と前記第2の回路とが前記平面度を有すると 共に、当該平坦化された絶縁材層の表面が前記第2の平面に対して前記平行度を 有するように、前記第2の回路を前記平坦化された絶縁材層中に埋設させる第2 の回路埋設工程とを備える、前記請求項1に記載の多層回路基板の形成方法。

【請求項5】 前記第2の回路形成工程と第2の回路埋設工程とを所定数だけ繰り返して、当該所定数の回路基板を連続的に形成する回路基板多層化工程を含む請求項4に記載の多層回路基板の形成方法。

【請求項6】 前記絶縁材は可塑性成分を含有することを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項7】 前記導体は、Au、Ag、Cu、Ni、Sn、およびPdを含むグループから選ばれることを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項8】 前記導体は、Au、Ag、Cu、Ni、Sn、およびPdの 化合物を含むグループから選ばれることを特徴とする請求項1に記載の多層回路 基板の形成方法。

【請求項9】 前記導体は、Au、Ag、Cu、Ni、Sn、およびPdの何れかを主とする合金を含むグループから選ばれることを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項10】 前記導体は、Au、Ag、Cu、Ni、Sn、およびPdの何れかを主とする合金を有機化合物との混合物であることを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項11】 前記マスクは、フッ素を含有する化合物、単体、樹脂、またはポリエチレン樹脂、ポリプロピレン樹脂、塩化ビニル樹脂、ナイロン樹脂、

昇華性化合物、および塩基性酸化化合物を含むグループから選ばれることを特徴 とする請求項1に記載の多層回路基板の形成方法。

【請求項12】 前記マスクは、プラズマコート法、PVD法、CVD法、PCVD法、噴霧法および印刷法のいずれかの方法で形成されることとを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項13】 前記マスクは、プラズマエッチング、スパッタリング、化学エッチングおよび加熱を含むグループから選ばれる方法で除去されることを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項14】 前記第1の回路形成工程は、前記第1の回路に部品を含むことを特徴とする請求項1に記載の多層回路基板の形成方法。

【請求項15】 前記第2の回路形成工程は、前記第2の回路に部品を含むことを特徴とする請求項4に記載の多層回路基板の形成方法。

【請求項16】 請求項1に記載の方法により形成された多層回路基板。

【請求項17】 請求項4に記載の方法により形成された多層回路基板。

# 【発明の詳細な説明】

[0001]

# 【発明の属する技術分野】

本発明は、それぞれが電子部品が装着された電気回路を積層されて形成される 多層回路基板およびその形成方法に関する。

[0002]

## 【従来の技術】

以下に、図5、図6、および図7を参照して、多層回路基板を形成に用いられる従来の方法について説明する。多層回路基板の形成方法は、接合形成法と連続 形成法とに大別される。

接合形成法においては、多層回路基板を形成する複数の回路基板のそれぞれを 予め形成しておき、それぞれの回路基板を互いに結合させて、所望の枚数の回路 基板が積層された状態で多層回路基板が完成される。

連続形成法においては、多層回路基板を形成する複数の回路基板の内、先ず1 枚の回路基板を形成した後に、その上に次の1枚の回路基板を形成する。この作 業を繰り返すことで、所望の枚数の回路基板が一体的に積層された状態で多層回路基板が完成される。

## [0003]

図5および図6に、上述の接合形成法の一例として、絶縁体7に銅シート8を 貼り付けたものを用い、銅シート8をエッチングして電子回路を形成して生成さ れた個々の回路基板を互いに結合させて多層回路基板を形成する方法を示す。

図5に、4つの回路基板C1、C2、C3、およびC4が互いに結合(積層) されて構成される多層回路基板MSc1の側断面を示す。なお、回路基板C1、 C2、C3、およびC4を回路基板Cと総称する。回路基板Cは、熱可塑性と接 着性を有する絶縁体7に銅シート8を接合した後に、絶縁体7と銅シート8との 両方にバイアホール4を形成するための穴を空け、さらに、銅シート8にエッチ ングを施されて所定の電子回路が形成されている。

## [0004]

穴空けは、ドリル加工、レーザー加工、およびプレス加工等の方法により行なわれるが、レーザー加工やドリル加工に一穴づつ加工されることが多い。次いで印刷法や定量塗布器を用いて、この穴の内壁に導体を充填塗布してバイアホール4が形成される。このようにして、回路基板C1、C2、C3、およびC4がそれぞれ準備される。

#### [0005]

図6に、第1層目の回路基板C1の上に第2層目の回路基板C2を積層する様子を示す。回路基板C1と回路基板C2を積層するためには、先ず、お互いの回路が設計通りの寸法で作成されていることを前提に、それぞれの回路や部品が互いに相手側の回路や部品と干渉しないように定められた正しい位置関係に設定されなければならない。

それぞれが、正しい寸法精度で準備された回路基板C1とC2を、互いに正しい寸法精度で位置決めされた状態で、上下より所定の温度と所定の圧力で加熱加圧されて、絶縁体7の有する可塑性と接着性により各回路基板C1とC2が互いの表面で接合される。この加熱加圧により、電子回路を形成する銅シート8は、接している絶縁体7の内部に埋設されると共に、バイアホール4とも圧接されて

、各層間の電気的導通が確保される。同様に、回路基板 C 3 および回路基板 C 4 が順番に接合されて、多層回路基板 M S c 1 が形成される。

## [0006]

図7に、上述の連続形成法の一例として、スクリーン印刷方法を利用して、複数の回路基板を一層ずつ順番に生成して行く過程を示す。同図において、上段から一層目の回路基板に次の回路基板で連続的に形成される状態を側断面で示す。工程P1は完成した一層目の回路基板Caの側断面を示し、工程P2は工程P1の回路基板Caの上に二層目の回路基板Cb(図示せず)を構成する絶縁体3が塗布されている状態を示し、工程P3は工程P2の回路基板Caの上に、さらに二層目の回路基板Cbの導体2bが塗布されている状態を示している。なお、説明の便宜上、以降必要に応じて、工程P1、P2、およびP3に対応する回路基板をそれぞれ回路基板Cc(P1)、回路基板Cc(P2)、および回路基板Cc(P3)と呼ぶものとする。

## [0007]

工程P1に示す回路基板Caは、以下の手順で完成される。先ず、絶縁基材1aに穴をあけ、その穴の内壁部に導体2aを充填塗布してバイアホール4aが形成される。次に、バイアホール4aに接続するように、絶縁基材1aの両面に導体2aを所定のパターンでスクリーン印刷して、一層目の電子回路を印刷形成する。その後、導体2aを乾燥硬化させて、回路基板Caが完成する。なお、絶縁基材1aの表面上に導体2aが印刷されている導体印刷部Ppと印刷されていない導体非印刷部Pnとが生じる。そして、導体印刷部Ppと導体非印刷部Pnとの間に、絶縁基材1aからの高さの差、つまり段差Dhが生じる。

## [0008]

工程 P 2 に示す回路基板 C c (P 2) は、工程 P 1 に示す回路基板 C c (P 1) の導体 2 a 上で後にバイアホール 4 a を形成する所定の領域(以降、「バイアホール形成部」と称する)を除いて、回路基板 C c (P 1) の全面に、絶縁材 3 をスクリーン印刷して、第 2 層の回路基板 C b (図示せず)との間の絶縁層 L i を形成する。なお、形成された絶縁層 L i の表面には、その下側の回路基板 C c (P 1) の表面の不均一性が拡大されて現れる。この不均一性は、導体 2 a の特

性や印刷版の網目に起因する微妙なものと、導体印刷部Ppと導体非印刷部Pnに起因する大きなものがある。特に、導体印刷部Ppと導体非印刷部Pnのそれぞれに対応する部分では、絶縁層Li上に大きな凹凸部5が生じる。凹凸部5において、導体非印刷部Pnに対応する部分を凹部5nと呼び、導体印刷部Ppに対応する部分を凸部5pと呼ぶ。

## [0009]

工程P3に示す回路基板Cc(P3)は、工程P2に示す回路基板Cc(P2)において、絶縁材3を乾燥硬化させた後に、前述のバイアホール形成部の内壁部に導体2aを充填塗布して、バイアホール4aが形成される。さらに絶縁材3の上に、二層目の電子回路を形成するための導体2bが印刷される。なお、導体2bは、一層目の導体2aとバイアホール4aを介して接続される。

## [0010]

導体2 b が絶縁材3 に付着する状態は、絶縁層 L i の表面の凹凸によって変化する。これは、スクリーン印刷版から導体2 b が印刷される絶縁材3 までの距離が凹部と凸部で異なるためであり、導体2 b は絶縁材3 上に斑状に印刷される。そのため、形成される導体2 b の面積が変化して、面積が正常な分と、面積の少ない小面積部6(図示せず)とが形成される。つまり、小面積部6 が生じると、導体2 b で形成される回路のパターンの有効幅が部分的に小さくなる。導体2 b の面積が変化すると電気特性も変化するので、このような斑は電子回路の電気特性を著しく損なうものである。

#### $[0\ 0\ 1\ 1]$

このような影響を抑えるために、予め小面積部6の量を見込んで、導体2bの 印刷幅を設定しておく必要がある。しかしながら、小面積部6の発生は、上述の 凹凸部5において甚だしく、さらに形成される回路基板の層が多くなるほど、小 面積部6は多く且つ大きくなる。そのために、積層数が大きくなるに従い、電子 回路の形成が困難になるので、回路基板Cの積層数が小面積部6によって制限される。

#### [0012]

上述の回路基板の生成方法として、金属層が直接接着された転写シートと有機

樹脂を含む絶縁基板とを積層した後に、樹脂フィルムを剥離して配線回路となる 金属層を絶縁基板に転写させて、絶縁基板の表面に配線回路を形成する技術が提 案されている(特許文献1)。

[0013]

## 【特許文献1】

特開平10-335787号公報

 $[0\ 0\ 1\ 4]$ 

## 【発明が解決しようとする課題】

上述の接合形成法においては、先ず、接合する回路基板のそれぞれが正しい寸法精度で作成されていなければならない。次に、接合相手の回路や部品と干渉しないように、回路基板は互いに正しい位置精度で位置決めされた状態で接合されなければならない。この二つの精度の誤差管理が不十分であれば、接合する回路基板の枚数が多くなればなるほど、誤差が累積されて、回路基板の積層枚数が制限される。最悪の場合、接合自体が不可能になる。

2つの精度の誤差管理が十分である場合でも、加熱加圧の際に位置関係が狂えば、同様の不都合が生じる。しかしながら、複数の回路基板を積み重ねて、全体を同時に加熱して、軟化した絶縁体を変形させるために、各層間で位置ずれが生じ易い。そのために、加熱加圧時にも位置精度管理が要求される。また、バイアホールの準備のための穴空け作業に多くの時間が必要であり、工数増加の要因となる。

#### [0015]

一方、上述の連続形成法においては、上述のように、先に形成された回路基板上に次の回路基板の部材およびそれらを互い接合する部材が印刷される。それ故に、接合法における個々の回路基板同士の位置決め精度や、バイアホールの準備のための穴空け作業などの工数増加の問題を有しない。しかしながら、上述の導体の小面積部の発生は、上述の凹凸部において甚だしく、さらに積層される回路基板が多くなるほど、小面積部も多く且つ大きくなる。そのために、積層数が大きくなるに従い、電子回路の形成が困難になるので、積層出来る回路基板Cの数が小面積部によって制限される。さらに、導体の印刷による小面積部の解消は困

難であり、予め小面積部の発生を見込んで導体の印刷幅を設定しておくにも限界がある。そのために、精密な回路形成が困難であり、また積層数にも限界がある。

## [0016]

上述の接合形成法においては、予め個々の回路基板上に導体が所定の寸法形状で形成されているので、連続形成法における小面積部は発生しない。しかし、複数の回路基板を加熱加圧して、回路基板の絶縁体を軟化させて導体を埋設させると共に回路基板を接合させる。そのため、接合過程において、絶縁体および導体に適応される温度および圧力を直接管理できない。結果として、絶縁体と導体との位置精度および寸法精度も管理できない。また、絶縁体および導体の多層回路基板における位置精度および寸法精度も直接管理できない。

## $[0\ 0\ 1\ 7]$

上述の転写シートを用いて回路を形成する方法を、接合形成法に適応すれば、 回路の寸法精度管理は改善が見込めるものの、複数の回路基板の位置決め精度の 改善は見込めない。また、この転写シート法を連続成型方法に適用できたとして も、小面積部は解消できない。よって、それぞれの問題に起因する多層回路基板 に固有の諸問題を解決できない。

#### [0018]

よって、本発明は、上記の問題を解決するものであり、積層される複数の回路 基板のそれぞれおよび相互の寸法精度管理が容易且つ、積層される回路基板の表 面の不均一性を解消すると共に高精度且つ高品質の多層回路基板およびその形成 方法を提供することを目的とする。

#### $[0\ 0\ 1\ 9]$

#### 【課題を解決するための手段】

上記目的を達成するために本発明は、絶縁材を互いに概ね平行な第1の平面と 第2の平面を有する平板形に形成した絶縁基材の当該第1平面上に、導体を所定 のパターンで形成して第1の回路を形成する第1の回路形成工程と、前記第1の 平面と前記第1の回路とが所定の平面度を有すると共に、当該第1の平面が前記 第2の平面に対して所定の平行度を有するように、当該第1回路を前記第1の絶 縁基材中に埋設させる第1の回路埋設工程と、前記埋設された第1の回路の表面の一部に、バイアホールを形成する為の下穴を形成するためマスクを形成するマスキング工程と、前記マスクが形成された第1の平面に、当該マスクを避けて、前記絶縁材を層状に塗布して絶縁材層を形成する絶縁層形成工程と、前記絶縁材層の表面が前記平面度を有すると共に前記第2の平面に対して前記平行度を有するように、当該絶縁材層の表面を平坦化する絶縁材層平坦化工程と、前記絶縁材層が平坦化された第1の回路から前記マスクを除去して、前記下穴を形成する下穴形成工程とを有する。

## [0020]

## 【発明の実施の形態】

本発明の実施の形態について具体的に説明する前に、先ず本発明の基本的概念について述べる。本発明は、上述のスクリーン印刷を利用した連続成形における小面積部の発生を防止すると共に、さらに積層される各回路基板の相互位置精度および寸法精度を改善するものである。

簡単に言えば、従来の接合形成方法において、予め準備された複数の回路基板を加熱加圧して、導体を接している絶縁体に埋設する工程を、連続形成法において、次の回路基板の導体の塗布の後工程に応用展開するものである。ただし、従来の接合形成方法においては、複数の回路基板を加熱加圧するために、導体と絶縁体、ひいては回路基板と導体および絶縁体との位置精度および寸法精度が間接的にしか管理出来ないと言う問題も本発明において解消できる。また、接合形成法においては、間接的にしか管理できない導体および絶縁体に適応される加熱条件および加圧条件も、本発明においては直接管理できる。それ故に、形成された多層回路基板としての寸法精度は当然、各層の回路基板の内部における寸法精度および位置精度も確保できる。

#### $[0\ 0\ 2\ 1]$

#### (第1の実施の形態)

図1を参照して、本発明の第1の実施の形態にかかる多層回路基板の形成方法 について説明する。本実施の形態にかかる多層回路基板MS1は、上述の従来の 連続形成法と同様にスクリーン印刷法を利用して形成される。

## [0022]

## [0023]

工程P1pにおいては、所定の平面度を有する受台18上に設置された、一層目の回路基板CPを構成する絶縁基板11aの上に導体12aがスクリーン印刷されて、電子回路が形成される。そして、導体12aが焼成される。

## [0024]

工程P2pにおいては、回路基板CP(P1p)を所定の温度Tで加熱保持して絶縁基板11aを軟化させた状態で、所定の平面度S'を有する押板19が受台18に対して所定の平行度P'になるように、導体12aに対して所定の圧力Fで所定の時間tだけ押しつけられる。なお、図1においては、回路基板CPの加熱保持装置および押板19に所定の圧力を掛ける装置は、視認性を高めるために図示されていない。

## [0025]

絶縁基板11aは、可塑性成分と電気絶縁性を有する樹脂であれば特定される ものではないが、フィルム状またはシート状のポリエステル樹脂以外に、エポキ シ樹脂、ポリイミド樹脂、およびポリオレフィン樹脂等がある。

また導体12 a は、電気的導通性を有した金属体で、A u、A g、C u、N i、S n、およびP d のいずれかの粉体、粒体、またはそれらの混合物であっても良い。さらに、いずれかを主体として形成された合金の粉体、または粒体に接合剤として樹脂を混練するか、粉体または粒体の個々を可塑性成分を含む樹脂で被

覆して、マイクロカプセル状に形成し、所定温度または溶剤で接着性を生じさせて、印刷可能な粘度と、チクソ性を有するクリーム状にしたものを用いることができる。

## [0026]

工程P3pにおいては、押板19により加えられた圧力を除去して絶縁基板1 a を冷却することにより、導体12 a が埋設されると共に表面が平坦化された絶縁基板11 a が得られる。結果、導体12 a が埋設された絶縁基板11 a の表面は所定の平面度Sを有すると共に、絶縁基板11 a の受台18 との当接表面に対して所定の平行度Pを有する。なお上述の押板19における平面度S' および平行度P' は、導体12 a が埋設された絶縁基板11 a の表面における平面度S および平行度Pが次式(1)および(2)をそれぞれ満たすように選択される。

$$S < 1 0 \mu m$$
  $\cdots \cdots (1)$ 

$$P < 1 \ 0 \ \mu \ m \qquad \qquad \cdots \qquad (2)$$

さらに好ましくは、 $S < 5 \mu m$ および $P < 5 \mu m$ である。

# [0027]

なお、絶縁基板 1 1 a にポリエステル樹脂を使用する場合を例にとると、上述の加熱保持温度 <math>T は 1 0 0  $\mathbb{C}$   $\sim$  2 0 0  $\mathbb{C}$  、圧力 F は  $2 \times 1$  0 6  $\sim$   $5 \times 1$  0 6 P a である。加熱保持温度 T と圧力 F とは互いに相互依存の関係にある。例えば、加熱保持温度 T が 1 0 0  $\mathbb{C}$  であれば、圧力 F は  $5 \times 1$  0 6 P a である。つまり、加熱保持温度 T と圧力 F との間には次式(3)に示す関係がある。

$$3.0.0 \times 1.0^{6} \text{ Pa} \leq T \times F \leq 6.0.0 \times 1.0^{6} \text{ Pa} \cdots (3)$$

#### [0028]

さらに、加熱保持温度Tと圧力Fは、より好ましくは、次式(4)を満たすように選ばれることがより好ましい。

$$4\ 0\ 0 \times 1\ 0^{6}\ P\ a \le T \times F \le 5\ 0\ 0 \times 1\ 0^{6}\ P\ a \qquad \cdots \qquad (4)$$

## [0029]

なお、回路基板 C P ( P 1 a ) を所定の温度 T で加熱するために必要であれば、押板 1 9 を加熱しても良いし、さらに受台 1 8 を加熱してもよい。加熱により絶縁基板 1 1 a が軟化した後に加圧しても良いし、加熱と加圧を同時に行っても



## [0030]

工程P4pにおいては、埋設された導体12bの所定の領域に、バイアホール4を設けるためのマスク14が形成される。マスク14は、バイアホール4の形成位置にあわせた穴15を有する遮蔽カバー13で、絶縁基板11aと導体12aの全面を覆うように設置される。なお、この場合、穴15の周辺部と導体12aとは隙間が生じないように処置されることは言うまでもない。

## [0031]

遮蔽カバー13は、金属や樹脂のフィルムまたはシートにバイアホール4の形成位置にあわせて穴15を空けたものでなくても良い。例えば、バイアホール4の形成位置を避けて回路基板CP(3P)の上面に樹脂を印刷して覆っても良い。さらに、回路基板CP(3P)の上面の全てに樹脂膜を形成した後に、バイアホール4の形成位置の樹脂膜をレーザーで除去しても良い。

## [0032]

マスク14の形成が終わると、コート剤をプラズマコート法や加熱処理によって飛散させて、遮蔽カバー13の穴15を介して導体12a上に付着させる。なお、コート剤としては、4フッ化樹脂、および4-6フッ化樹脂等のフッ素樹脂、または同フッ素樹脂を含有する化合物(2-パーフルオロアルキルエタノール、2、2ビスヘキサフルオロプロパン等)、またはポリプロピレン樹脂、ポリエチレン樹脂、ナイロン樹脂、昇華性化合物(ナフタリン等)、塩基性化合物(コハク酸、アジピン酸等)等を用いることができる。

#### [0033]

なお、マスク14を形成する材質は、第二層の回路基板 CPb を形成する絶縁層 11b を形成するアクリレート樹脂やエポキシ樹脂等の濡れ性を阻害し、接触角  $\theta$  を大きくできる性質を有する。さらに、同材質は、マスク14 とマスク14 の形成されていない部分を跨って絶縁層 11b が印刷されたときには、マスク14 の境界部分を明確に形成できる特性を有する。

## [0034]

マスク14は、後工程P5pにおいて、バイアホール4を形成するために導体

12aを充填塗布する前に除去しなければならない。それ故に、絶縁層11bを印刷するときに、絶縁層11bの濡れ性を阻害できれば良い。つまり、マスク14の付着量は、少ないほど除去が容易となる。例えば、ポリエステル樹脂で構成された絶縁層11bとの接触角 $\theta$ を大きくできるマスク14の材質として、フッ素樹脂やフッ素樹脂を含有する化合物を用いる場合は、マスク14の材質の分子が数個分以上重なった、薄い膜状に形成されていれば目的は達せられる。さらにマスク14は、プラズマコート法以外に、PVD法、CVD法、PCVD法、噴霧法、および印刷法等により形成できる。これらの方法は、印刷手法を利用するもの以外は、いずれも遮蔽カバー13を必要とする。マスク14の形成方法は、求められる特性や、他の工程や、コスト等を考慮して、適切に選ばれる。マスク14の形成が完了すると遮蔽カバー13を取り除いて次工程(工程15 p)に移る。

# [0035]

工程P5pにおいては、導体12aにマスク14を形成した後、マスク14を避けた、全面に絶縁層11bが印刷法により形成される。絶縁層11bは、マスク14の周囲に接するか、微少な重なりをもって形成する。また絶縁層11bは、アクリレート樹脂や、エポキシ樹脂等の適度にチクソ性と粘度を有したクリーム状にしたものを用いて形成される。なお、このように形成された絶縁層11bはその表面に微細な凹凸17を有すると共に、マスク14との境界部分においては接触角を有する。微細な凹凸17は、印刷時に絶縁層11bが印刷版から離れるときに生じるもので、チクソ性や粘度が高いと、その微細凹凸形状が残りやすい。

#### [0036]

絶縁層11bがマスク14との濡れ性がよく、あるいはチクソ性や粘度が低いと、接触角 $\theta$ は小さくなる。結果、絶縁層11bがマスク14の表面に濡れ広がり、所定の形状寸法に形成することが困難となる。従って絶縁層11bは、マスク14との境界部分で、理想的には接触角 $\theta$ を $70\sim90$ 度確保できる濡れ性の悪さとチクソ性と粘度を有することで、精密なバイアホール用の形状を形成できる樹脂が選ばれる。さらに、可塑性を有し、かつ絶縁基材11aと導体12との

密着性がよく、さらに線膨張係数が同じか、近い値の樹脂を絶縁層11bに用いられる。

## [0037]

工程P6pにおいては、前工程P5pで印刷形成された絶縁層11bの表面に多数存在する凹凸17の除去、つまり絶縁層11bの表面の平坦化を行う。なお、本工程における平坦化は、上述の工程P2pおよび工程P3pにおけるのと同様の方法で実施される。つまり、用いられる装置および条件も上述のものと同じであるので説明を省く。

ただし、受台18の加熱は、前述の工程P2pの場合と異なり、すでに形成済みの絶縁基材11、電子回路の導体12aを損傷する可能性があるので注意が必要である。また、絶縁層11bの表面の平坦化は、加熱加圧以外にも研磨や研削等の機械加工で行っても良い。ただし、この場合、研磨粉や研削粉が発生して回路の絶縁品質を損なったり、加熱加圧方法に比べて平坦化に時間をより必要とする問題がある。

## [0038]

工程P7pにおいては、バイアホール4を形成するために、一層目の導体12aからマスク14が除去される。結果、暴露された導体12aとその周りに形成された絶縁層11bの円筒形の壁によりバイアホール4の下穴20が生成される。なお、マスク14の除去は、アルカリエッチング液や酸エッチング液による化学エッチング法や、電子線を照射して、飛散させて除去するプラズマエッチング法や、スパッタリング法が適用できる。さらに、マスク14が昇華性化合物で構成されている場合には、加熱により昇華させて除去する方法もある。つまり、マスク14の形成に用いた材質に適した方法を選択してすれば良い。

## [0039]

工程P8pにおいては、下穴20に導体12を充填塗布して、絶縁層11bで規定される円筒状の内壁にバイアホール4を形成する。なお、このバイアホール4は、一層目の導体12aと接合されていることは言うまでもない。上述の工程P1p~工程P8pの作業を繰り返すことで、所望の数の回路基板が積層された多層回路基板MSが形成できる。

## [0040]

なお上述の工程P5pと工程P6pの実施順序は、入れ替わっても差し支えない。またバイアホール4の下穴20への導体12の充填塗布は、平坦化された絶縁層11bの表面に形成する2層目の電子回路の形成時と同時に行うこともできる。本例では、絶縁基材11aの上面側での積層形成法を例に説明しているが、反対の下面側においても同様に積層できることは言うまでもない。

## [0041]

(第2の実施の形態)

次に、図2および図3を参照して、絶縁基材に導体と絶縁層を交互に印刷して 多層回路基板を形成する方法について説明する。図2に本実施の形態にかかる多 層回路基板MS2の断面を示し、図3に同多層回路基板MSの形成工程を模式的 に示す。

#### [0042]

図2に示すように、多層回路基板MS2は、それぞれに電気回路が形成された 6つの絶縁基板 $11\_1$ 、 $11\_2$ 、 $11\_3$ 、 $11\_4$ 、 $11\_5$ 、および $11\_6$ が積層されている。なお、本実施の形態において用いられる部材および加熱加圧方法および条件は、基本的に上述の第1の実施の形態に関して説明したものと同じであるので、特に必要の無い限り説明を省く。

#### [0043]

図3に示すように、先ず、工程P1p\_aに、所定位置に上下面を接続するための穴を有したポリエステル樹脂やポリイミド樹脂やエポキシ樹脂等の可塑性成分を含有するシートまたはフィルムで形成された絶縁基板11\_1が準備される。この可塑性成分は、絶縁基材11\_1を加熱しながら平坦化させようとすると、樹脂が平坦化方向にならうように添加されている。つまり、その融点や軟化点が平坦化を行う加熱保持温度T(100 $\mathbb{C}$ ~200 $\mathbb{C}$ )の近傍である熱可塑性樹脂が選ばれる。そして、全ての穴に導体12\_1が充填塗布される。

#### [0044]

工程 P 2 p a において、絶縁基材 1 1 1 の表面に一層目の電子回路が導体 1 2 1 をスクリーン印刷して形成されると共に、穴に充填塗布された導体 1 2



\_\_1とも接合させて乾燥硬化される。

工程  $P2p_a$  において、乾燥硬化された導体  $12_1$  は、上述の所定の温度 Tおよび圧力 F で加熱加圧される。結果、導体  $12_1$  が絶縁基材  $11_1$  に埋設された平坦な表面が得られる。

## [0045]

工程P3p\_aにおいて、一層目の導体12\_1の上に二層目の電子回路が形成された時に、一層目の電子回路と二層目の電子回路を接合するバイアホール4を形成するための準備として、マスク14が所定箇所に形成される。

## [0046]

工程P4p\_aにおいて、遮蔽カバー13が取り除かれる。

#### [0047]

工程P5p\_aにおいて、マスク14の部分を除いて絶縁基板11\_1および 導体12 1の全面に絶縁層11\_2が印刷される。

#### [0048]

工程P6p\_aにおいて、絶縁層11\_2の表面の微少凹凸が平坦化される。

#### $[0\ 0\ 4\ 9]$

工程  $P7p_a$  において、マスク 14 が除去されて、一層目の電子回路を形成する 導体  $12_1$  の一部が露出されて、バイアホール 4 の下穴 20 が生成される

#### [0050]

工程 P 8 p\_a において、下穴 2 0 に導体 1 2\_1 が充填塗布されて、バイアホール 4 が形成される。

## $[0\ 0\ 5\ 1]$

工程 P 9 p\_a において、工程 P 6 p\_a で平坦化された絶縁層 1 1\_2 の上に導体 1 2\_2 をスクリーン印刷して、二層目の電子回路が形成される。なお、導体 1 2\_2 は、バイアホール 4 とも接続されて、一層目の電子回路の導体 1 2 1 とも接続される。

#### [0052]

上述の工程P4p\_a~工程P9p\_aにおける処理を繰り返すことで、所望

数の回路基板が積層された多層回路基板MS2を形成できる。

## [0053]

(第3の実施の形態)

図4を参照して、次に、半導体素子や、抵抗、コンデンサ、コイル等の部品を 内蔵する多層回路基板を形成する方法について説明する。図4に本実施の形態に かかる多層回路基板MS3の形成工程を模式的に示す。なお、本実施の形態にお いて用いられる部材および加熱加圧方法および条件は、基本的に上述の第1の実 施の形態および第2の実施の形態に関して説明したものと同じであるので、特に 必要の無い限り説明を省く。

## [0054]

工程P1p\_bにおいて、上述の第1の実施の形態或いは第2の実施の形態にかかる方法で形成された、電子回路を形成する導体12を埋設した絶縁基材11 aと、電極部にバンプ32を形成した半導体素子31が準備される。半導体素子31のバンプ32側が絶縁基材11\_aの表面側になるように、絶縁基材11\_aの所定の位置に半導体素子31が設置される。可塑性成分を含有する絶縁基材11\_aと、半導体素子31とが所定の温度Tで加熱プロファイルに従い加熱して、絶縁基材11\_aが軟化させられる。

#### [0055]

工程P2p\_bにおいて、半導体素子31を加熱しながら、加熱軟化させた絶縁基材11\_aの中に圧入埋設する。圧入に際しては、絶縁基材11\_aが軟化していることを確認し、半導体素子31を傾きのないように、加圧することが重要である。埋設後は、半導体素子31のバンプ32の形成面と絶縁基材11\_aの表面が同一となるようにすると共に、バンプ32が絶縁基材11\_aの表面より出た形状とする。この時、必要に応じてバンプ32が露出するまで絶縁基材11\_aを研削またはエッチング等で除去する。半導体素子31を埋設後、冷却して絶縁基材11\_aが硬化させられる。

#### [0056]

工程 P 3 p \_ b において、導体 1 2 \_ a によって、絶縁基材 1 1 \_ a の表面 ( 図 4 においては下側) に電子回路を印刷形成する。このとき導体 1 2 \_ a は、バ

ンプ32上にも印刷され、半導体素子31は、電子回路の部品として接合される。そして、電子回路を形成した導体12\_aが乾燥硬化させられる。

## [0057]

工程 $P4p\_b$ において、上述の第1の実施の形態または第2の実施の形態におけるのと同じ方法で、バイアホール4の形成のためにマスク14が形成された後に、絶縁層 $11\_b$ が印刷形成される。そして絶縁層 $11\_b$ の表面の微少凹凸が加熱加圧処理によって、平坦化される。

## [0058]

工程P5p\_bにおいて、マスク14を除去後、導体12が下穴20に充填塗布されて、バイアホール4が形成される。半導体素子31と接合された、電子回路の導体12\_aを絶縁基材11\_b中に埋設する方法で、半導体素子31は、さらに絶縁基材11\_b中に押し込まれる。

#### [0059]

工程P6p\_bにおいて、導体12\_aが埋設されて平坦になった絶縁基材11\_aの上に、絶縁層11\_bとバイアホール4とが形成される。この方法は、工程P3p\_bにおけるよりも絶縁基材11\_aの厚みが必要であり工数も増えるが、絶縁基材11\_aの上下面の状態が同条件に近づき、反り、変形に対して有利となる。工程P1p\_bにおける方法と、本工程における方法の何れを用いるかは、コスト、特性、および品質を考慮して適切に決定される。

#### [0060]

半導体素子31に加えて、他の部品33を内蔵するには、まず電子回路の導体12上の所定位置に、バイアホール4形成のためのマスク14を、実施の形態1または2の方法で形成する。次に部品33の電極を、電気的接合材として導体12、または他の導体、または半田等を用いて、工程P6p\_bにおいて設置し、接合、もしくは抵抗ペースト、誘電ペーストを印刷により抵抗、コンデンサ、薄膜、フィルム部品を形成し、部品33を覆うように絶縁層11\_bを印刷形成した後、絶縁層11\_bの平坦化と、マスク14の除去と、下穴20への導体12の充填とを行う。なお半導体素子31や、部品33の内蔵は、絶縁基材11\_a、または絶縁層11\_bのいずれで行っても差し支えはない。

## [0061]

## 【発明の効果】

以上のように、本発明においては、一層目の回路基板を含めて、全ての部品が 積層される順番に連続的に形成される。よって、接合形成法におけるように、互 いに接合する個々の回路基板を予め正しい寸法精度で準備しておく必要はなく、 また準備された回路基板を接合時に要求される位置決め精度で確保する必要ない

また、各層において、所望の平面度と平行度が確保できているので、従来の連続形成法において回路パターンが部分的に細くなる小面積部の発生も防止できる。よって、平坦化な絶縁層上に、精密な導体印刷ができることにより信頼性の高い精密な多層回路基板が形成できる。

さらに、各層毎に、半導体素子や、抵抗、コンデンサ、コイル等の部品を、精 度高く内蔵できる多層回路基板を実現できる。

また、複数の層を連結するバイアホールを印刷の手法により精密に生成できる

## 【図面の簡単な説明】

#### 【図1】

本発明の第1実施の形態に係る多層回路基板の形成工程を示す図である。

#### [図2]

本発明の第2実施の形態に係る多層回路基板の側断面を表す図である。

#### 【図3】

図2に表した多層回路基板形成の形成工程を示す図である。

#### 【図4】

本発明の第3実施の形態にかかる多層回路基板の形成工程を示す図である

#### 【図5】

従来の印刷多層回路基板の側断図を表す図である。

#### 【図6】

図5に表した多層回路基板の形成工程を示す図である。

#### 【図7】

図5に表したものとは異なる従来の多層回路基板の形成工程を示す図である。

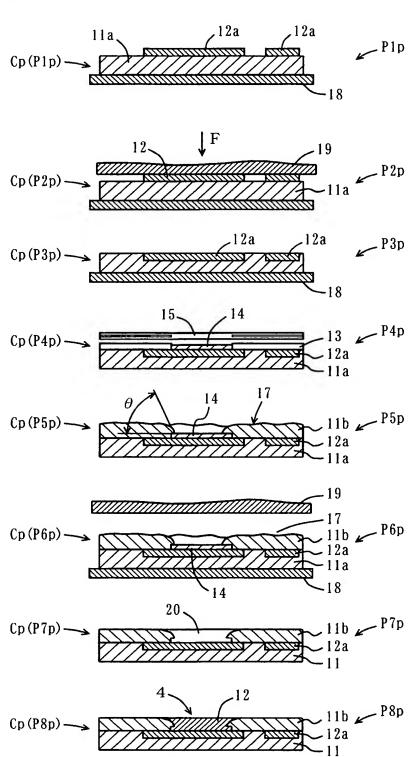
## 【符号の説明】

- 11、11a 絶縁基材
- 11b 絶縁層
- 12、12a、12b 導体
- 3 絶縁材
- 4、4a バイアホール
- 5、17 凹凸
- 5 n 凹部 5 n
- 5 p 凸部 5 p
- 6 小面積部
- 7 絶縁体
- 8 銅シート
- 13 遮蔽カバー
- 14 マスク
- 15 穴
- 18 受台
- 19 押板
- 20 下穴
- 31 半導体素子
- 32 バンプ
- 3 3 部品
- L i 絶縁層

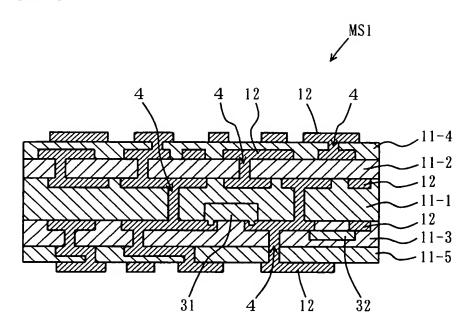


図面

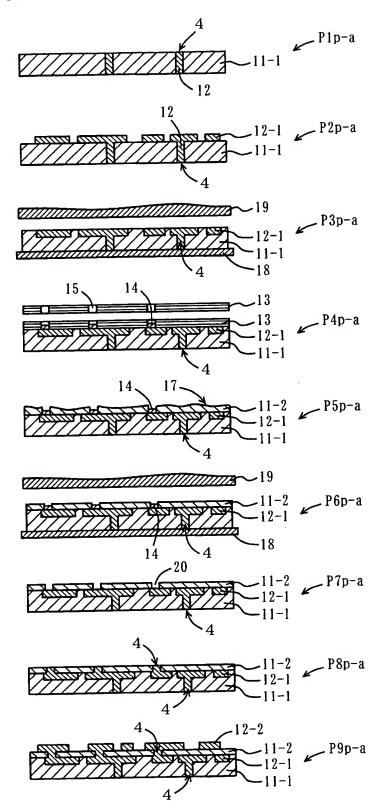
# 【図1】



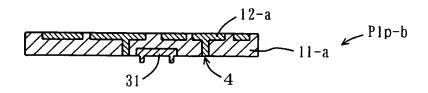
【図2】

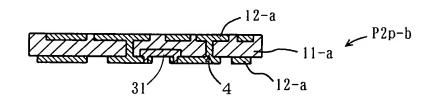


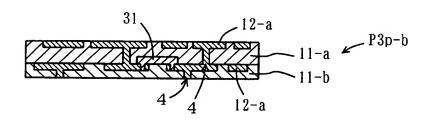
【図3】

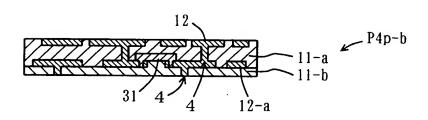


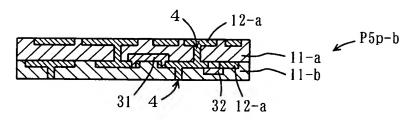
【図4】

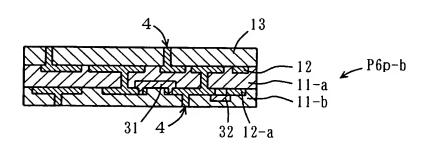






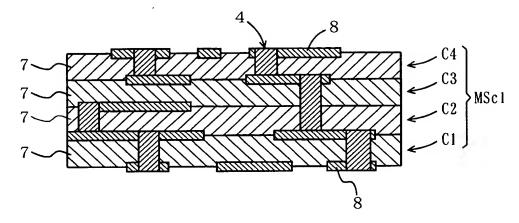




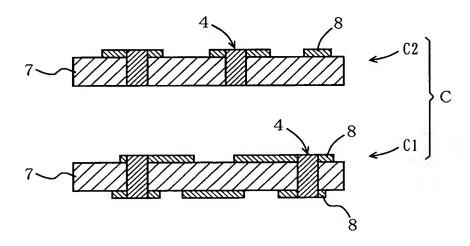


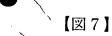


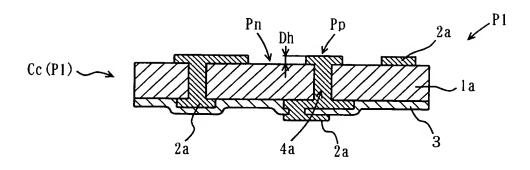
# 【図5】

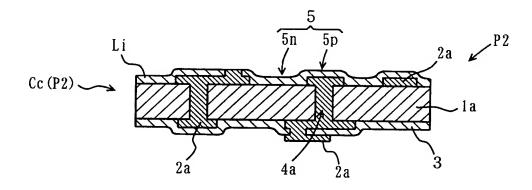


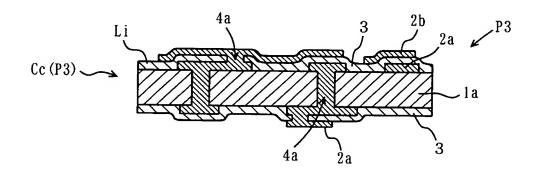
# 【図6】











【書類名】

要約書

【要約】

【課題】 多層回路基板およびその形成方法を提供することを目的とする。

【解決手段】 第1の回路形成工程(P1p)では、絶縁基材(11a)上に、導体(12a)で第1の回路(12a)を形成し;回路埋設工程(P2p)では、所定の平面度(S)と所定の平行度(P)を有するように、第1回路(12a)を絶縁基材(11a)中に埋設させる;マスキング工程(P4p)では、回路(12a)の表面の一部に、バイアホール(4、4a)の下穴(15,20)をマスクし;絶縁層形成工程(P5p)においては、マスク(14)を避けて、絶縁材(11b)を層状に塗布し;絶縁材層平坦化工程においては、絶縁材層(11b)の表面が所定の平面度(S)と所定の平行度(P)を有するように平坦化し、そして下穴形成工程においては、マスク(14)を除去する。

【選択図】 図1

ページ: 1/E

# 認定・付加情報

特許出願の番号 特願2003-188290

受付番号 50301092728

書類名 特許願

担当官 植田 晴穂 6992

作成日 平成15年 7月 3日

<認定情報・付加情報>

【提出日】 平成15年 6月30日



特願2003-188290

出願人履歴情報

識別番号

[000005821]

1. 変更年月日 [変更理由] 住 所 氏 名 1990年 8月28日 新規登録 大阪府門真市大字門真1006番地 松下電器産業株式会社